

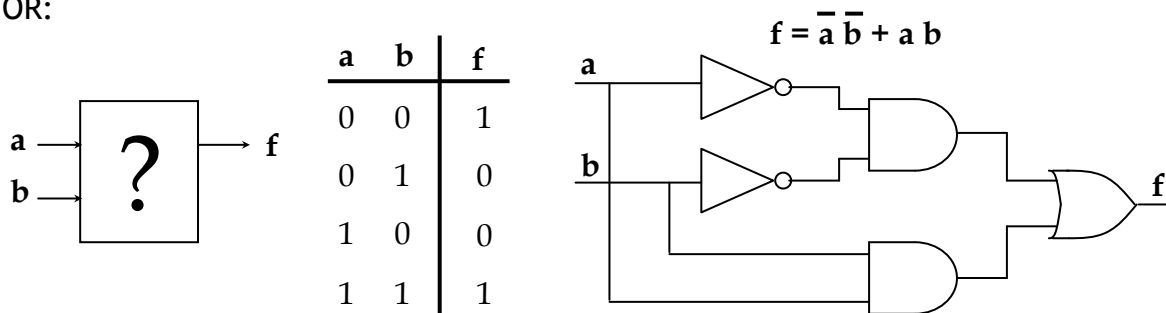
COMPUERTAS BÁSICAS

Se describe el comparador de igualdad de 2 números de 1 bit, y se construye el circuito en base a las compuertas básicas AND, NOT y OR. Luego, se describe cómo este circuito podría hacerse en base sólo a una compuerta: La compuerta XNOR, y se implementa también esta forma. Se comparan ambos circuitos, para verificar su equivalencia.

Luego, se describe un multiplexor de 2 a 1, y se construye este circuito en base a las compuertas NAND y NOR.

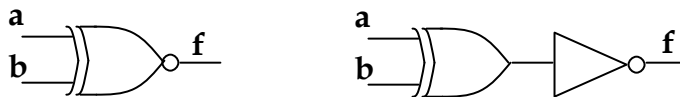
COMPARADOR DE 1 BIT:

Este circuito compara la igualdad de un bit con otro. Los dos bits deben coincidir para que el circuito arroje un '1' a la salida. Se muestra la tabla de verdad del circuito, así como su implementación en base a las compuertas básicas AND, NOT y OR:



Ecuación lógica de la compuerta XNOR: $f = \bar{a} \bar{b} + a b$

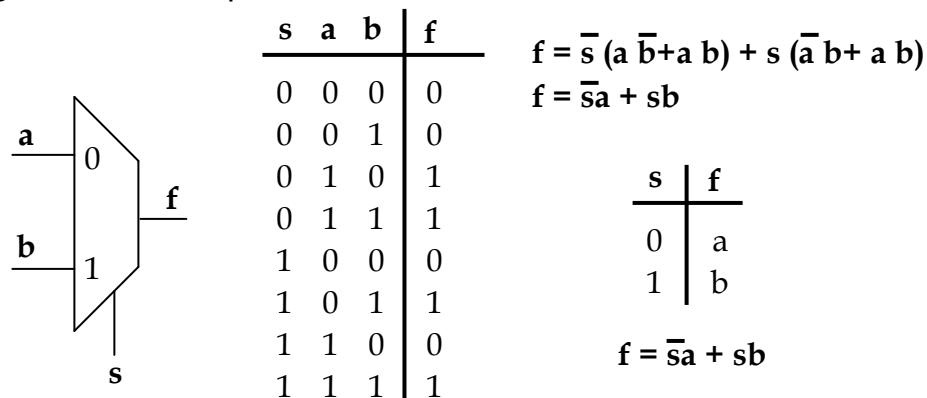
Entonces, el circuito anterior también puede implementarse utilizando la compuerta XNOR, o una XOR más un NOT:



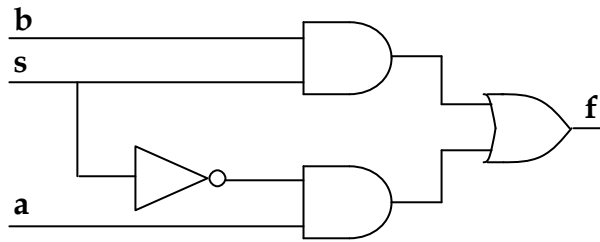
MUX 2 A 1 EN BASE A COMPUERTAS NAND Y NOR DE 2 ENTRADAS

Un multiplexor es un circuito, el que tiene múltiples señales de entrada, y deja pasar sólo una de ellas, en base a un selector. En el caso de un multiplexor digital 2 a 1, existen 2 señales de entrada de 1 bit cada una, así como una señal de salida de 1 bit, y un selector, el que debe ser de 1 bit ya que sólo existen 2 posibilidades para la salida.

Se muestra la figura esquemática de un multiplexor 2 a 1, así como la tabla de verdad, también la tabla de verdad simplificada, la que permite la obtención de la ecuación lógica en forma rápida:



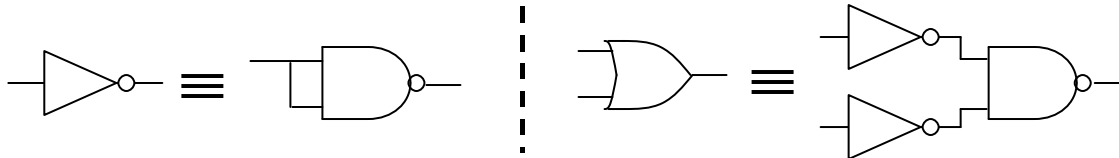
Se muestra el diagrama esquemático del multiplexor 2 a 1 en base a las compuertas básicas AND y OR:



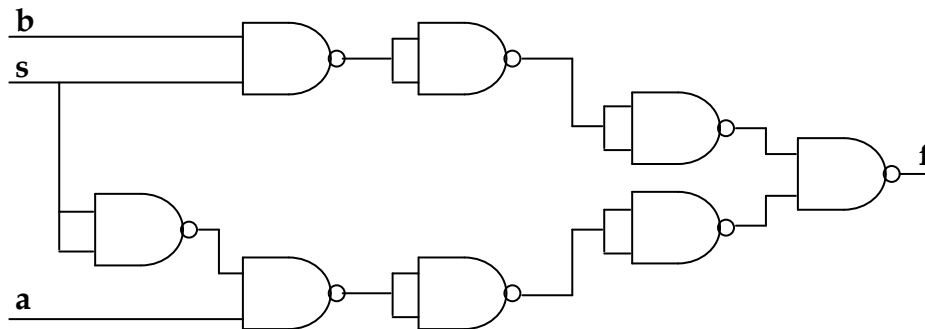
* Las compuertas NAND y NOR ocupan menos espacio físico (al implementarlo con transistores) que las otras compuertas. Este detalle, unido al hecho de que según la Ley de DeMorgan, cualquier circuito digital puede implementarse con sólo compuertas NAND o sólo compuertas NOR, hacen que las implementaciones en base a compuertas NAND y NOR sean muy útiles

MUX en base a compuertas NAND:

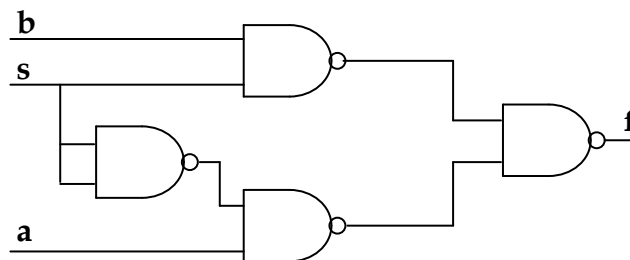
Se deben recordar la siguientes identidades, que resultan de aplicar las Leyes de DeMorgan:



En base a esto, resulta el siguiente circuito:

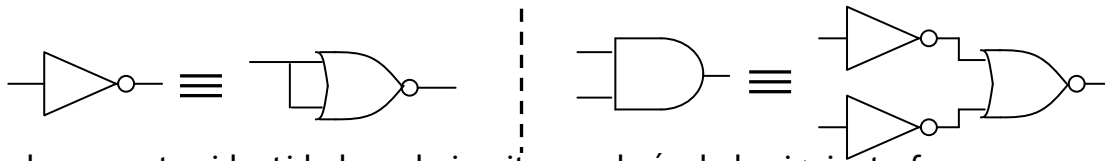


Se observa que existen compuertas redundantes, por lo que el circuito final quedaría de la siguiente manera (sólo 4 compuertas NAND):

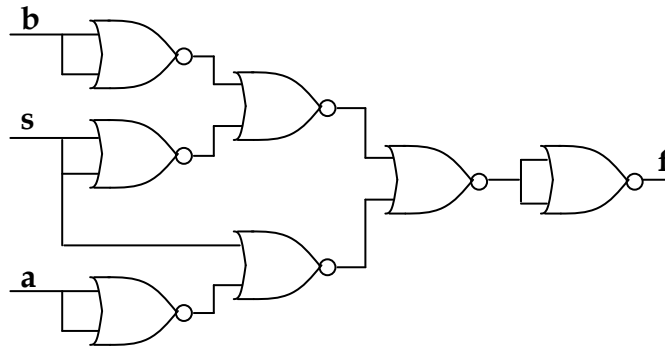


MUX en base a compuertas NOR:

Se deben recordar la siguientes identidades, que resultan de aplicar las Leyes de DeMorgan:



En base a estas identidades, el circuito quedaría de la siguiente forma:



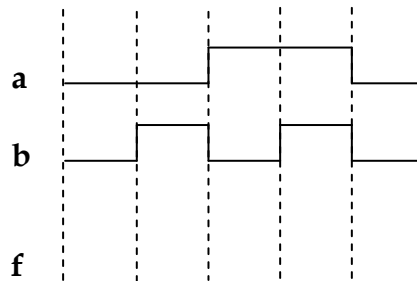
EJERCICIO 1

a) Comparador de 1 bit

Se le pide implementar el comparador en base a las 3 compuertas básicas (AND, OR y NOT), así como la implementación en base a la compuerta XNOR.

Captura esquemática (Compilación Modo Funcional)

Simulación apropiada (se muestra la forma de onda de las entradas)



EJERCICIO 2

a) MUX 2 a 1 en base a compuertas NAND y NOR (se le pide implementar 2 circuitos: uno sólo con NANDs y otro sólo con NORs)

Captura esquemática (Compilación Modo Funcional)

Simulación apropiada (debe plantearse como simularía al circuito)